



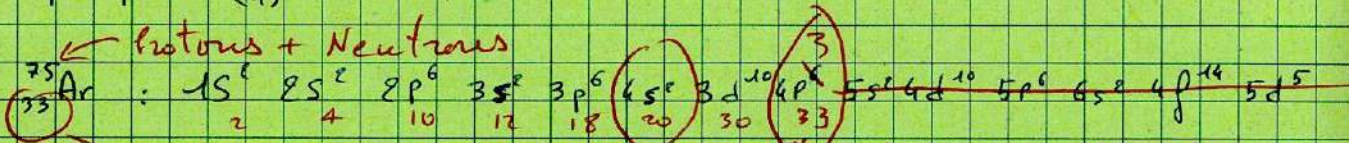
01100



① Le type de dopage est dopage N, c'est donc un donneur car il appartient à la XV^e colonne de la classification périodique

1,5
1,5

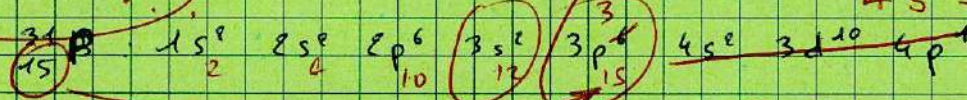
② Nous pouvons retrouver dans la XV^e colonne l'atome d'arsenic ($^{75}_{33}\text{As}$) ou de phosphore ($^{31}_{15}\text{P}$)



4 ⇒ couche N

$$4s^2 + 4p^3 = 5e^-$$

$$N = 5e^- \text{ ???}$$



3 ⇒ couche M

$$3s^2 + 3p^3 = 5e^-$$

$$N = \text{---} = 5e^- \text{ !!!}$$

③ On utilise la formule σ_N afin d'obtenir la densité volumique dopante : $\frac{300}{10 \cdot 10^{22}}$ introduite dans $\frac{300}{10 \cdot 10^{22}}$??? et $N_D = 40 \cdot 10^{21} \text{ m}^{-3}$

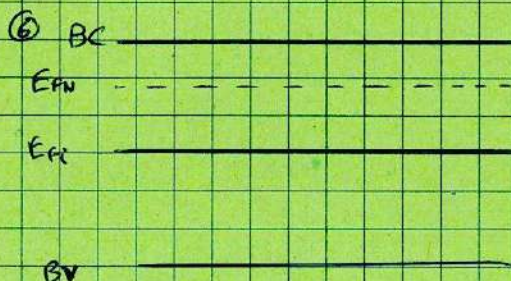
④ Les porteurs majoritaires dans ce Si dopé sont les électrons e^- ou n_i

0,2
1,1

$$n \approx n_D \text{ ou } p = \frac{n_i^2}{n_D} \text{ ou } n_i$$

⑤ Les porteurs minoritaires sont les trous h^+

$$p = \frac{n_i^2}{n_D} \Rightarrow \frac{10 \cdot 10^{22}}{40 \cdot 10^{21}} = 2,5 \cdot 10^{12}$$



$$E_{FN} - E_{Fi} = kT \ln\left(\frac{n_0}{n_i}\right) \text{ en J}$$

$$= U_{th} \ln\left(\frac{n_0}{n_i}\right) \text{ en eV}$$

$$\Rightarrow 0,66 \cdot 10^{-33} \cdot 300 \cdot \ln\left(\frac{50 \cdot 10^{21}}{10 \cdot 10^{22}}\right) \text{ eV}$$

2,1/3

Le niveau de Fermi est rapproché de la bande de conduction (soit au dessus du niveau de Fermi initial).

$$\text{⑦ } 0,66 \cdot 10^{-33} \cdot 300 \cdot \ln\left(\frac{50 \cdot 10^{21}}{10 \cdot 10^{22}}\right)$$

10
2,5

②

4) Transistor MOS

① La capacité de la ^{grille} se calcul à l'aide de : $\mu_0 \times \frac{\epsilon_{ox}}{\epsilon_{ox}} \times W \times L$ NON

0
2

$$C_{ox} = C_g = \frac{\epsilon_0 \epsilon_{ox}}{t_{ox}} W L$$

$$A.N. : 0,15 \cdot \frac{3,9}{1 \cdot 10^{-9}} \cdot 40 \cdot 10^{-3} \cdot 20 \cdot 10^{-3}$$

5
2

② Le transistor est passant car la source et le substrat sont reliés à la masse et que la tension de grille est $> 0V$ ne suffit pas $V_{GS} > V_{th}$

Les porteurs libres du canal sont des e^- qui

Le régime de conduction est donc quadratique Pourquoi?

5/ Porte logique CMOS

① En première règle les pMOS et les nMOS sont constitués en réseau et en seconde qu'elle est composée d'un drain, d'une source, d'une ~~gate~~ gate et d'un substrat.

1/ PMOS entre V_{DD} et S
NMOS entre S et \uparrow

2/ Chaque entrée sur au moins une paire C_n, C_p

a	b	c	S	B_{Pa0}	B_{Pabc}	B_{Nab0}	B_{Nabc}
0	0	0	1	F	F	0	0
0	0	1	1	F	0	0	0
0	1	0	1	0	F	0	0
0	1	1	0	0	0	0	F
1	0	0	1	0	F	0	0
1	0	1	0	0	0	0	F
1	1	0	0	0	0	F	0
1	1	1	0	0	0	F	F

(b) (b) (b) (b) (b)

③ La 3^e règle consiste à dire ~~qu'un~~ qu'un réseau de transistor P ne peut être passé en même temps qu'un réseau de transistor N.

④

⑤ L'utilité est de ~~mettre~~ mettre $S = 1$ lorsque le nombre d'entrée est impair ou quand toute les entrée sont à 0. NON
 $S = 0$ qd majorité à 1 sur les entrées

✓