

Le 4 mai 2011

Contrôle Ecrit d'Architecture des Ordinateurs

Durée : 1 heure

Sans documents, sans calculatrices

Cet examen porte sur des notions de cours ou déjà abordées en TD

Les réponses aux questions devront être portées dans les espaces prévus à cet effet. Aucune autre copie ne sera acceptée. N'oubliez pas d'inscrire lisiblement vos noms et prénoms sur la feuille.

(N3)

6 5 4 3 2 1 0
26 32 16 8 4 2 1

NOM

[Redacted name field]

Prénom

[Redacted first name field]

Groupe

[Redacted group field]

W

Question 0 : Complémentation à 2

Soit une représentation des entiers réalisée sur 6 bits.

A quoi reconnaît-on un entier négatif en complément à 2 ?

On reconnaît un entier négatif quand le premier bit est 1.

Quelles sont les valeurs décimales des entiers suivants codés en complément à 2 sur 6 bits ?

000111	7 ✓		+1
101001	-5	-23	010110
011111	31		
000000	0 ✓		+1
100000	-32	-64	011111 100000

64

(3)

Réaliser, en complément à 2, la soustraction 20 - 24 (vous ferez apparaître les valeurs en binaire pour le calcul).

20 correspond à 010100 en binaire

-24 correspond à 111000 en binaire

010100
+ 111000

1001100

010100
+ 000111

011011

0010100
+ 1101000

1111100

0000011
+ 1111100

1111111

↳ soit 100100 qui est -4 en binaire

Question 1 : les bases du microprocesseur

Qu'est-ce qu'un registre ?

Un registre peut être [PC], [IR], [NBR], [MAR], [DO], [UAL]. Il permet de, par exemple :

- PC : Program Counter : contient l'adresse de la prochaine instruction
- IR : Instruction Register : contient la instruction à traiter
- MAR : Memory Address Register : indique à la mémoire l'adresse de la prochaine opération de lecture/écriture

Qu'est-ce que la phase FETCH ?

La phase FETCH fait partie des 3 instructions différentes de la phase

- FETCH
- DÉCODE
- EXÉCUTE

pour FETCH : [AO] ← [PC]

[PC] ← [PC] + 1 Le PC est augmenté de 1

[NBR] ← [M(AO)] l'adresse est transmise à la mémoire

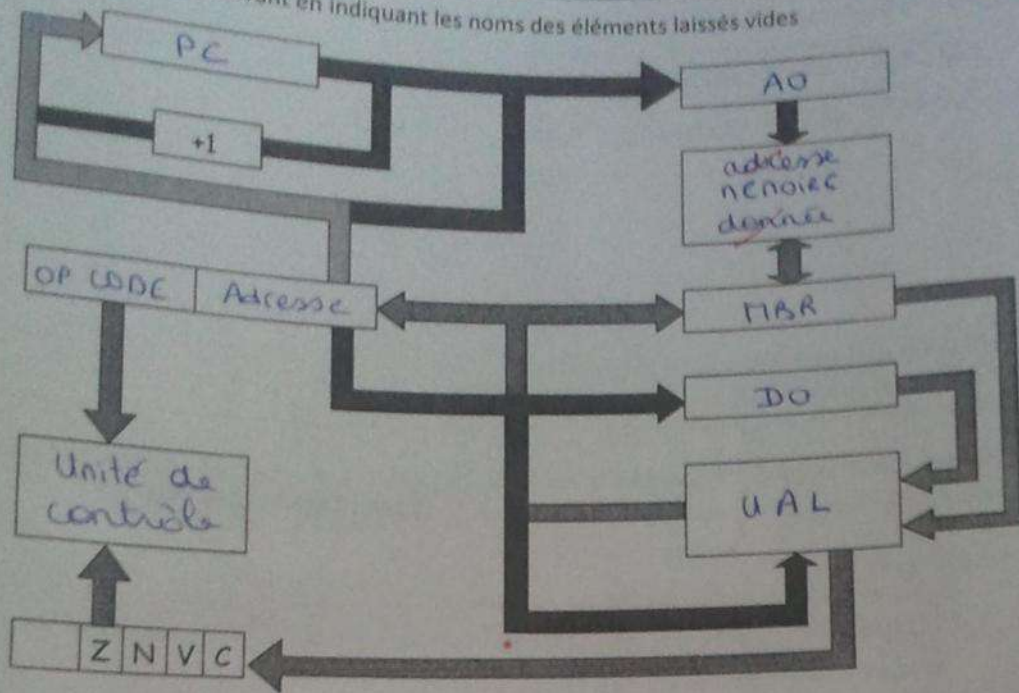
[IR] ← [NBR] et le contenu est transmis au registre IR

Le contenu de NBR est transmis au registre IR.

Qu'est-ce que l'UAL ?

UAL : unité d'arithmétique et logique ?

Complétez le schéma suivant en indiquant les noms des éléments laissés vides



Question 2 : la mémoire

Comment est traitée une adresse 32 bits avec des mots mémoire de 32 bits ?

~~2⁵ bits soit 5 possibilités de traitement différents.~~

Quelle est l'utilité d'un cache mémoire ?

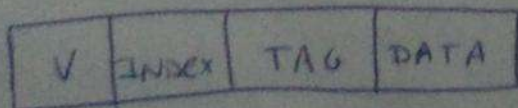
~~Un cache mémoire sert à garder en mémoire les données.~~

Qu'est-ce qu'un cache HIT ?

Cas de la lecture : - mémoire cache vide
 Si la CPU veut obtenir une donnée, elle présente l'adresse à la mémoire cache. 2 cas sont possibles : - donnée non disponible en cache (miss)
 - donnée disponible en cache (HIT)

Expliquez le fonctionnement d'un cache associatif

Un cache associatif permet de lier plusieurs données entre elles suivant leurs caractéristiques



- V : bit de validité
- Index
- le tag qui identifie la donnée
- la donnée elle-même

Expliquez le fonctionnement d'un cache à correspondance directe

Un cache à correspondance directe permet d'accéder directement des données entre elles.

On vous indique que le calcul du temps d'accès moyen t_{glob} à une donnée dans un ordinateur équipé d'un cache mémoire est $t_{glob} = t_c + (1-h) t_m$, ou encore $t_{glob} = h.t_c + (1-h)(t_c + t_m)$.

Que sont h , t_c et t_m ?

- t_c : temps d'accès charge
- t_m : temps d'accès mémoire
- h : nombre de HIT

Que signifie cette formule ?

Cette formule correspond au temps moyen d'accès en fonction du temps d'accès charge, du temps d'accès mémoire et du nombre de HIT.