

DE : Système Numérique

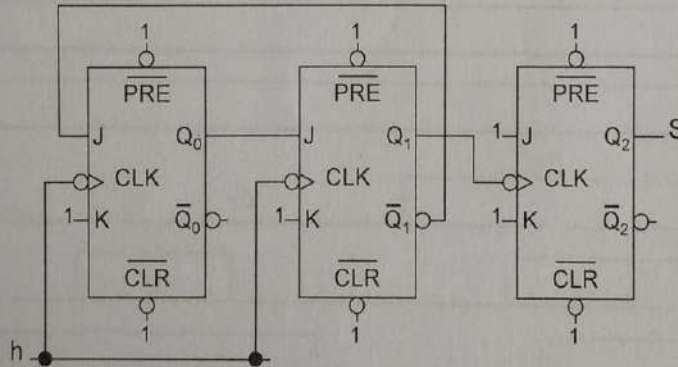
Questions de cours : Les réponses doivent être courtes, quelques lignes suffisent

- 1) Comment peut-on construire un système séquentiel à partir d'un système combinatoire (vous pouvez faire un schéma) ?
- 2) Donner un exemple de bascule asynchrone et de bascule synchrone. Expliquer le mode de fonctionnement de ces deux bascules.
- 3) Expliquer les différences entre un compteur synchrone et un compteur asynchrone. Donner un schéma de chaque type de compteur.
- 4) On applique un signal d'horloge de 512 KHz à une bascule dont les entrées J et K sont toutes les deux à 1. Quelle est la fréquence de l'onde de sortie de la bascule ?
- 5) A quoi servent les entrées asynchrones des bascules ? Donner un exemple d'application.
- 6) Donner le schéma et expliquer le principe de fonctionnement d'un compteur modulo 100, à partir de deux compteurs intégrés modulo 10
 - a) la mise en cascade est synchrone
 - b) la mise en cascade est asynchrone

Exercice 1

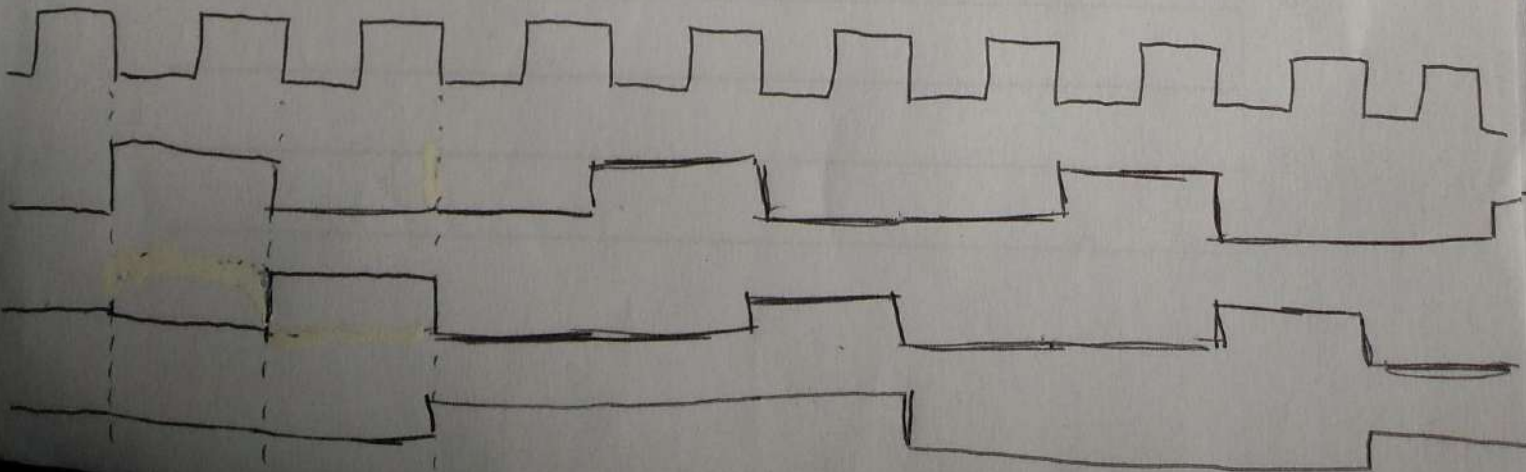
L'état initial est $Q_i = 0$.

- 1) Élaborer le chronogramme de Q_0, Q_1, Q_2 pour 10 impulsions d'horloge.



J	K	Q
0	0	Q_{t-1}
0	1	0
1	0	1
1	1	$\overline{Q_{t-1}}$

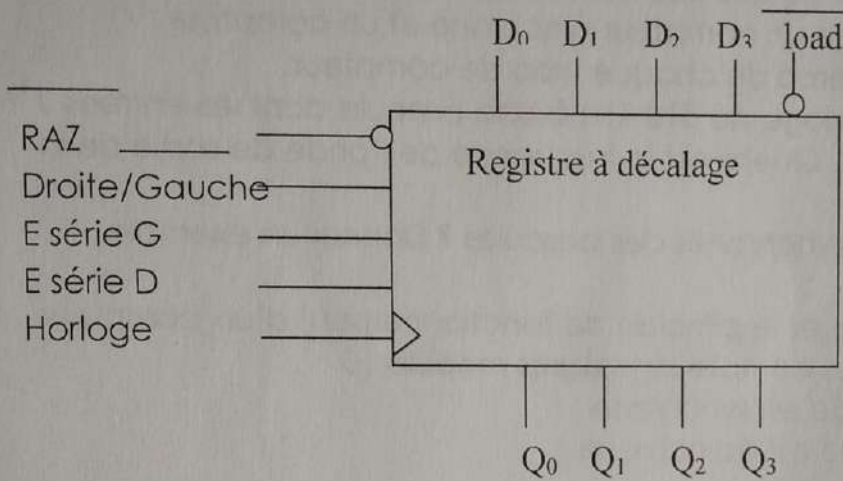
- 2) Préciser la fonctionnalité du circuit.



Exercice 3

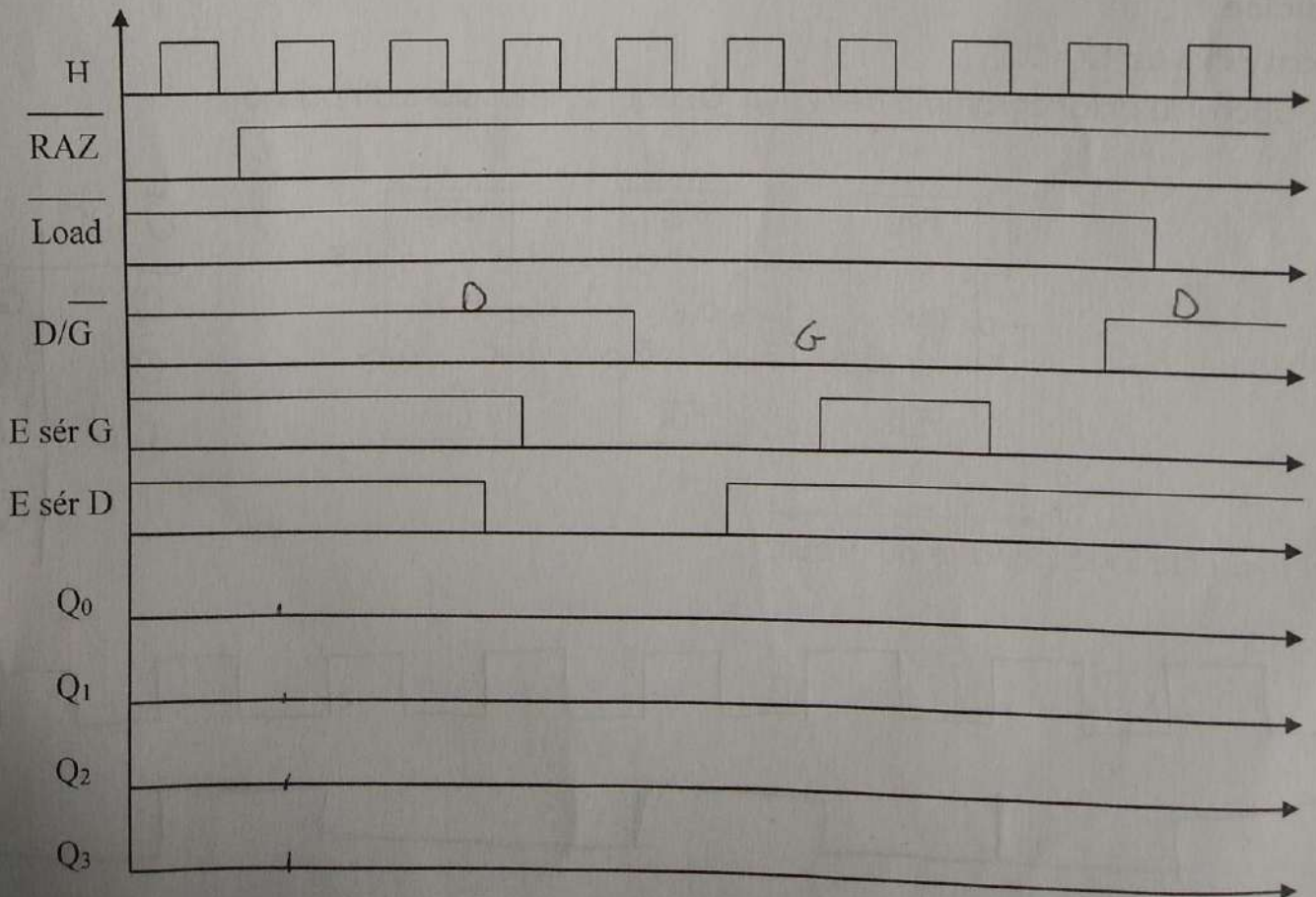
Soit le registre à décalage bidirectionnel de quatre bits de la figure ci-dessous. Les entrées D0, D1, D2, D3 sont des entrées de chargement parallèle. L'entrée load active sur niveau bas permet le chargement parallèle de ces entrées (D0=1, D1=0, D2=0 D3=1) sur front actif de l'horloge, elle est prioritaire par rapport aux entrées de décalage.

L'entrée RAZ (de remise à zéro) est une entrée asynchrone active sur niveau bas. L'entrée série gauche (E série G ou E sér G) est l'entrée du décalage à gauche. L'entrée série droite (E série D ou E sér D) est l'entrée du décalage à droite. L'entrée Droite / Gauche (D/G) entraîne un décalage à droite si l'entrée est à 1, un décalage à gauche si l'entrée est à 0.



0000
1000

Compléter le chronogramme suivant.



Exercice 3 : Compteur synchrone à cycle incomplet à l'aide de bascules D

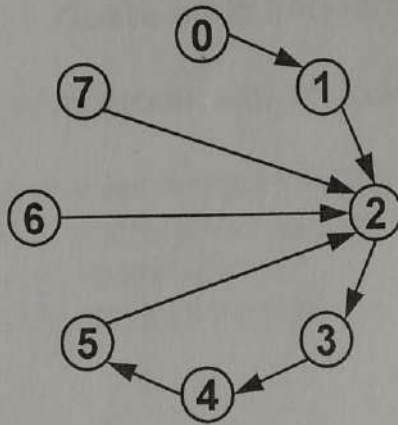
Il s'agit de réaliser un comptage de 2 à 5 en utilisant les entrées de forçage asynchrones SET et RESET et/ou les entrées de données à chargements parallèles de bascules D.

1) Il s'agit de réaliser un comptage de 2 à 5 en utilisant les entrées de forçage asynchrones SET et RESET et/ou les entrées de données à chargements parallèles de bascules D.

2) Élaborer le cycle de comptage et en déduire le nombre nécessaire de bascules. Élaborer le cycle de comptage associé au graphe d'états ci-dessous et en déduire le nombre nécessaire bascules. Élaborer la table des états. En utilisant les tables de KARNAUGH, déduire les expressions simplifiées des entrées en fonction des états antérieurs des sorties :

$$D_i(t) = f [Q_k(t-1)]$$

$$2^2 < 7 < 2^3$$



000	-	001
001	-	010
010	-	011
011	-	100
100	-	101
101	-	010
1100	-	10
11	00	10
11	1-0	10

3) Réaliser le schéma du circuit avec des bascules D et des portes logiques