

Ce deuxième TP est consacré à la conception et à la simulation de compteurs synchrones et asynchrones en utilisant le logiciel MULTISIM de NATIONAL INSTRUMENTS et les connaissances acquises (en cours et en TD) en matière de compteurs, simplification de fonctions logiques et réalisation de celles-ci. Pour la compréhension du cours et du TP, les préparations sont individuelles, doivent être réalisées avant la séance et sont vérifiées par les encadrants en début de séance.

La conception et la réalisation de quatre compteurs doit illustrer cette démarche.

Un compteur est un système logique séquentiel. Sa réalisation utilise des bascules bouclées, une horloge pour le cadencement et des portes logiques.

Le travail doit être réalisé et consigné, afin de servir à la préparation de l'examen de TP individuel et noté. Les vérifications par binôme, sont prévues pour aider à la compréhension du sujet.

Simulation : chronogrammes identifiés, lisibles comportant l'horloge, toutes les entrées et toutes les sorties, correctement renseignées et sur fond blanc (bouton 'Reverse' dans le menu de l'analyseur logique).

1 Compteur asynchrone modulo 16, à cycle complet naturel, à base de bascules D

- 1.1 **Préparation1** : Élaborer le cycle de comptage et en déduire le nombre nécessaire de bascules.
- 1.2 Élaborer le circuit de bascules D (famille 74HC... de Multisim) le simuler en utilisant le générateur de mots (WG) et l'analyseur logique (LA). Observer et commenter les résultats obtenus.
- 1.3 Régler le cadencement du générateur de mots à 2 MHz, l'horloge de l'analyseur logique à 20MHz et mesurer le décalage temporel entre l'horloge et chaque sorties Q_i . Remarques ?
- 1.4 **Vérification1** : Confirmer les résultats en utilisant des afficheurs 7 segments.

2 Compteur synchrone modulo 7, à cycle naturel, à base de bascules D

- 2.1 **Préparation2** : Élaborer le cycle de comptage et en déduire le nombre nécessaire de bascules. Donner la table des états de comptage. En utilisant les tables de KARNAUGH, déduire les expressions simplifiées des entrées en fonction des états antérieurs des sorties : $D_i(t) = f [Q_k(t-1)]$
- 2.2 Élaborer et simuler ce circuit. Observer et commenter les résultats obtenus.
- 2.3 Dans les conditions du § 1.3, mesurer le décalage temporel entre l'horloge et chaque sorties Q_i . Remarques ?
- 2.4 **Vérification2** : Confirmer les résultats en utilisant des afficheurs 7 segments.

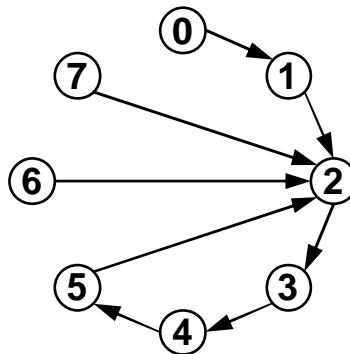
3 Compteur synchrone modulo 7, à cycle naturel, à base de bascules J-K

- 3.1 **Préparation3** : Élaborer le cycle de comptage et en déduire le nombre nécessaire de bascules. Élaborer la table des états. En utilisant les tables de KARNAUGH, déduire les expressions simplifiées des entrées en fonction des états antérieurs des sorties :
 $J_i(t) = f[Q_k(t-1)]$ et $K_i(t) = f[Q_k(t-1)]$
- 3.2 Élaborer et simuler ce circuit. Observer et commenter les résultats obtenus.
- 3.3 Dans les conditions du § 1.3, mesurer le décalage temporel entre l'horloge et chaque sorties Q_i . Remarques ?
- 3.4 **Vérification3** : Confirmer les résultats en utilisant des afficheurs 7 segments.

4 Compteur synchrone à cycle incomplet à l'aide de bascules D

Il s'agit de réaliser un comptage de 2 à 5 en utilisant les entrées de forçage asynchrones SET et RESET et/ou les entrées de données à chargements parallèles de bascules D.

- 4.1 **Préparation4** : Élaborer le cycle de comptage et en déduire le nombre nécessaire de bascules.
- 4.2 **Préparation5** : Élaborer le cycle de comptage associé au graphe d'états ci-dessous et en déduire le nombre nécessaire bascules. Élaborer la table des états. En utilisant les tables de KARNAUGH, déduire les expressions simplifiées des entrées en fonction des états antérieurs des sorties :
 $D_i(t) = f[Q_k(t-1)]$



- 4.3 Élaborer le circuit de bascules D et de portes logiques et le simuler. Observer et commenter les résultats obtenus.
- 4.4 Dans les conditions du § 1.3, mesurer le décalage temporel entre l'horloge et chaque sorties Q_i . Remarques ?
- 4.5 **Vérification4** : Confirmer les résultats en utilisant des afficheurs 7 segments.
- 4.6 En utilisant les entrées à chargements parallèles démarrer le comptage à 6 (simulation 'step by step'). Remarques ?