

Resumé transistor bipolaire

Transparent 30. $-n \mu_n$

• Effet bipolaire

- jonction BE : polarisation directe qui commande le courant émetteur
- jonction BC : forte polarisation inverse
- Les porteurs majoritaires de l'émetteur (e^- pour le NPN, h^+ pour le PNP) sont :

- injectés par la polarisation directe de la jonction BE.
- déviés vers le collecteur par la forte polarisation inverse

- Il existe un courant parasite de Base
- Comme pour la diode (et PN) il s'agit d'un courant de diffusion, de caractéristique exponentielle

$$I_c = \alpha I_{es} \left(\exp \frac{V_{BE}}{U_{th}} - 1 \right) \left(1 + \frac{V_{CE}}{|V_A|} \right)$$

- Régime ohmique : $V_{DS} \approx 0$

$$I_{DS} = \mu_n C_{ox} \frac{W}{L} (V_{GS} - V_{th}) V_{DS}$$

Trans 42

TF les formules
→ Calcul

Resumé Transistor MOS

• l'Effet mos

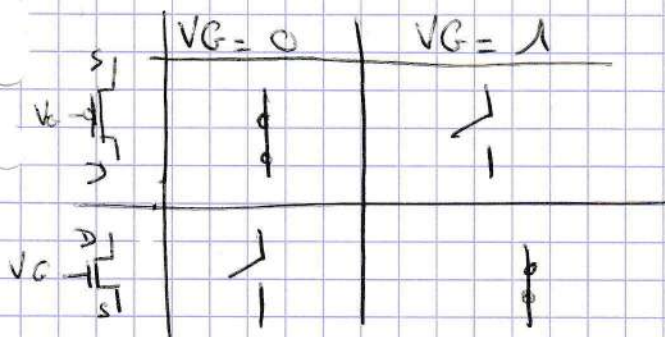
- Le canal (e^- pour le NMOS, h^+ pour le PMOS) est créé par effet capacitif entre grille et substrat :

$$\left. \begin{array}{l} \text{NMOS: } V_{GS} > V_{thn} \approx +V_{DD}/5 \\ \text{PMOS: } V_{GS} < V_{thp} \approx -V_{DD}/5 \end{array} \right\} \text{MOS passant}$$

- La polarisation Drain Source crée E_{SD} un champ électrique qui entraîne par conduction les porteurs libres du canal, de la source vers le Drain :

- NMOS : $V_{DS} \geq 0$, e^- porteurs libres du canal ds la ZD du substrat dopé P, entraînés $S \rightarrow D$
- PMOS : $V_{DS} \leq 0$, h^+ porteurs libres du canal ds la ZD du substrat dopé N, entraînés $S \rightarrow D$

$$\text{reg saturé: } I_{DS} = \frac{kW}{2L} (V_{GS} - V_{th})^2 \left(1 + \frac{V_{DS} - (V_{GS} - V_{th})}{L \cdot V_E} \right)$$



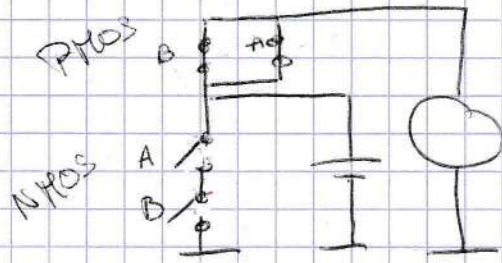
POSSIBILITE AU DE

PORTES

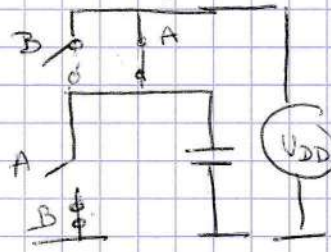
NAND

0 0 1

$$A = 0 \quad B = 0$$



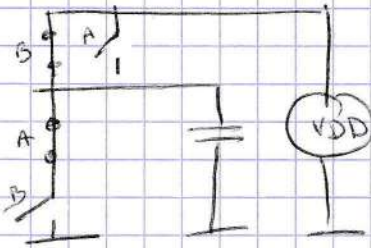
$$A = 0 \quad B = 1$$



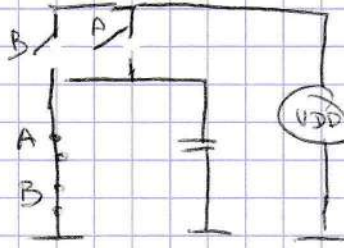
$$\overline{AB} = B_N = \text{---} \Rightarrow S = 0$$

$$\overline{A+B} = B_P = \text{---} \Rightarrow S = 1$$

$$A = 1 \quad B = 0$$

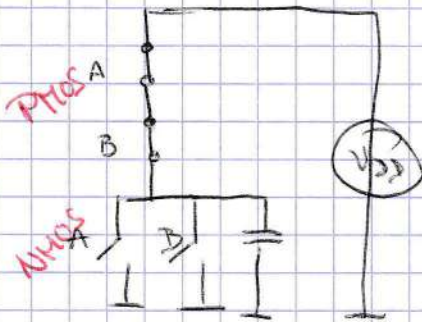


$$A = 1 \quad B = 1$$

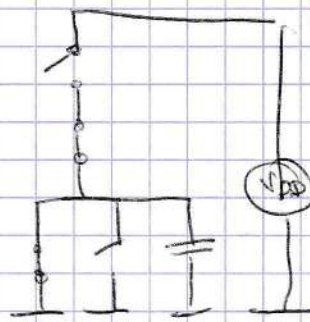


PORTES NOR

$$A = 0 \quad B = 0$$

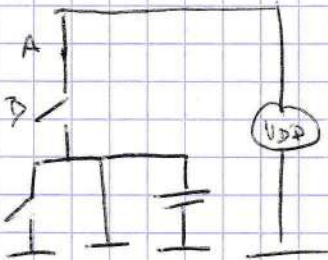


$$A = 1 \quad B = 0$$

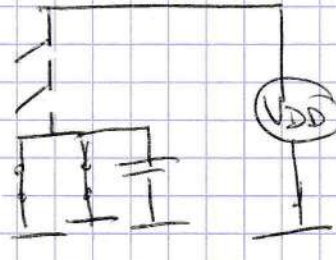


Inf PMOS $\Rightarrow$ Normal
Sup PMOS $\Rightarrow$ Inverse
entre $\Rightarrow$ serie
sortie $\Rightarrow$ //
Condensateur $\Rightarrow$ NMOS

$$A = 0 \quad B = 1$$



$$A = 1 \quad B = 1$$



$$B_N = \text{---} \quad A+B = 1$$

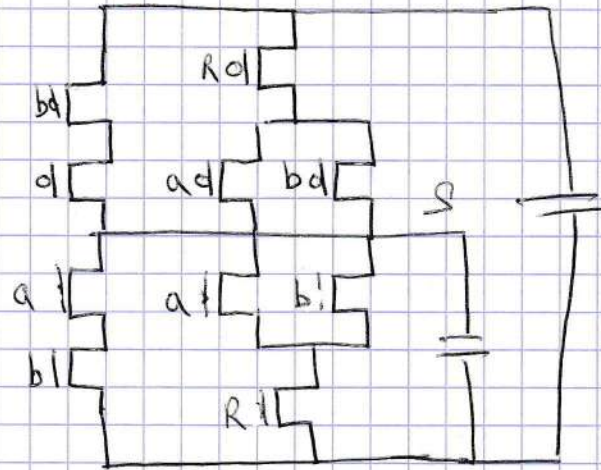
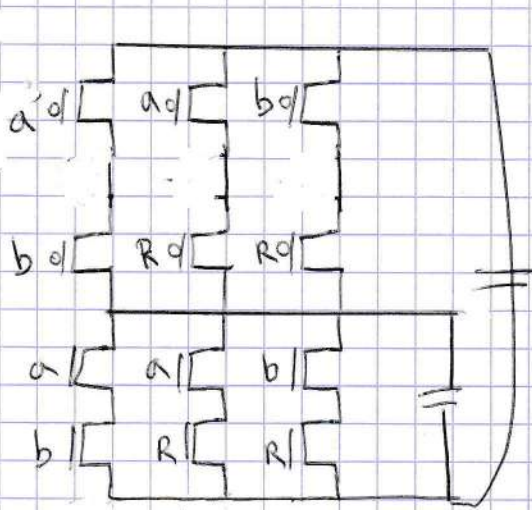
$$B_N = \text{---} \Rightarrow S = 0 \Rightarrow F = \overline{A+B}$$

$$B_P = \text{---} \quad \overline{A+B} = 1$$

$$B_P = \text{---} \Rightarrow S = 1 \quad F = \overline{A+B} = \overline{A+B}$$

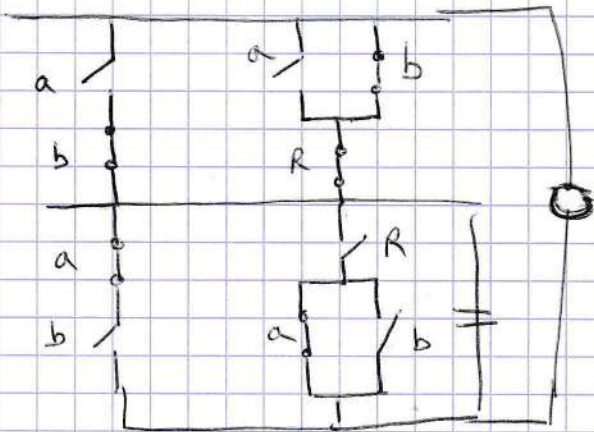
PORTE NO MAJORITE (No RETENUE)

$$f_{\text{maj}}(a,b,r) = ab + ar + br = ab + r(a+b)$$

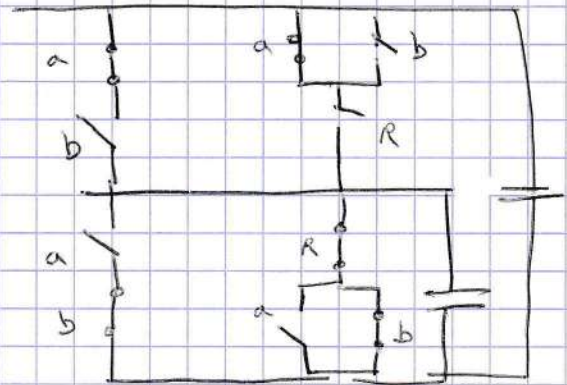


Schema équivalent

$$a=1 \quad b=0 \quad R=0$$



$$a=0 \quad b=1 \quad R=1$$



$$S = \bar{a} \cdot \bar{b} + \bar{r} (\bar{a} + \bar{b})$$

$$\bar{S} = a \cdot b + r(a+b)$$

$$B_p = \dots \Rightarrow S=1$$

$$B_N = \dots \Rightarrow S=0$$