

Projet : Information Numérique**Séance 3 : Réalisation de multiplieurs****1 Multiplieur de mots de deux bits par des mots de deux bits (nombres non signés)**

- 1.1 On souhaite réaliser un multiplieur d'un nombre de deux bits ($A_1 A_0$) par un nombre sur un bit (B_0), le résultat est sur deux bits $S_1 S_0$. Etablir à partir de portes ET le schéma du montage (si $B_0=0$ $S_1=S_0=0$, Si $B_0=1$ $S_1 = A_1$ $S_0= A_0$). On notera M de schéma.
- 1.2 On souhaite réaliser un multiplieur d'un nombre de deux bits ($A_1 A_0$) par un nombre sur deux bits ($B_1 B_0$). On pose la multiplication :

$$\begin{array}{r}
 \begin{array}{cc}
 A_1 & A_0 \\
 B_1 & B_0
 \end{array} \\
 \hline
 \begin{array}{ccc}
 & A_1 B_0 & A_0 B_0 \\
 A_1 B_1 & A_0 B_1 & \\
 \hline
 A_1 B_1 & (A_1 B_0 + A_0 B_1) & A_0 B_0
 \end{array}
 \end{array}$$

Montrer que le schéma de ce multiplieur peut facilement être réalisé à partir de deux circuits M et de deux demi additionneurs. Faire le schéma du circuit.

- 1.3 En utilisant la structure hiérarchique de MultiSim (sous circuits), réaliser le schéma de ce multiplieur. Faire la simulation sous MultiSim. Faire valider par un enseignant.

2 Multiplieur de mots de deux bits par des mots de n bits (nombres non signés)

- 2.1 On souhaite réaliser un multiplieur d'un nombre de deux bits ($A_1 A_0$) par un nombre sur n bits ($B_{n-1}...B_0$). Poser la multiplication et montrer que le schéma de ce multiplieur peut facilement être réalisé à partir de circuits M, de plusieurs additionneurs et demi additionneurs. Faire le schéma du circuit.

2.2 En utilisant la structure hiérarchique de MultiSim (sous circuits), réaliser le schéma d'un multiplieur d'un mot de deux bits par un mot de quatre bits. Faire la simulation sous MultiSim. Faire valider par un enseignant.

3 Multiplieur de deux mots de n bits (nombres non signés)

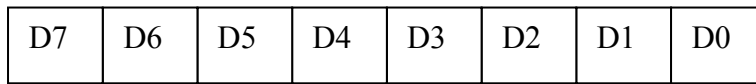
3.1 Prenez un exemple de deux mots de quatre bits. Effectuer, en la posant, la multiplication.

3.2 En utilisant la notion de décalage expliquée en annexe et des additions successives de deux mots binaires (les circuits ne peuvent que réaliser des additions de deux mots binaires), proposer un algorithme réalisant la multiplication de deux mots de quatre bits.

Annexe

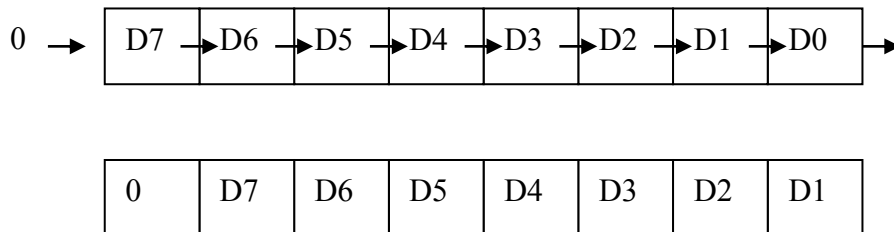
Les systèmes numériques utilisent des mots ou des nombres de n éléments binaires. On a souvent besoin d'avoir accès à un élément binaire ou un groupe d'éléments binaires. On utilise, pour cela, des fonctions de décalage des éléments binaires.

Soit un mot de huit éléments binaires.



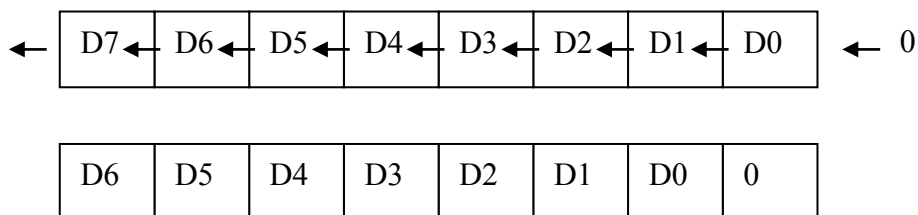
On peut effectuer différents types de décalage sur ce mot.

Décalage à droite : tous les éléments binaires sont décalés d'un rang vers la droite ; il apparaît un 0 (ou un 1) sur l'élément binaire de poids fort (bit le plus à gauche). L'élément binaire de poids faible (le bit le plus à droite) est perdu.



Si la valeur 0 est entrée sur l'élément binaire de poids fort, on obtient une division par deux du nombre initial.

Décalage à gauche : tous les éléments binaires sont décalés d'un rang vers la gauche ; il apparaît un 0 (ou un 1) sur l'élément binaire de poids faible (bit le plus à droite). L'élément binaire de poids fort (le bit le plus à gauche) est perdu.



Si la valeur 0 est entrée sur l'élément binaire de poids faible, on obtient une multiplication par deux du nombre initial.