

Projet : Information Numérique

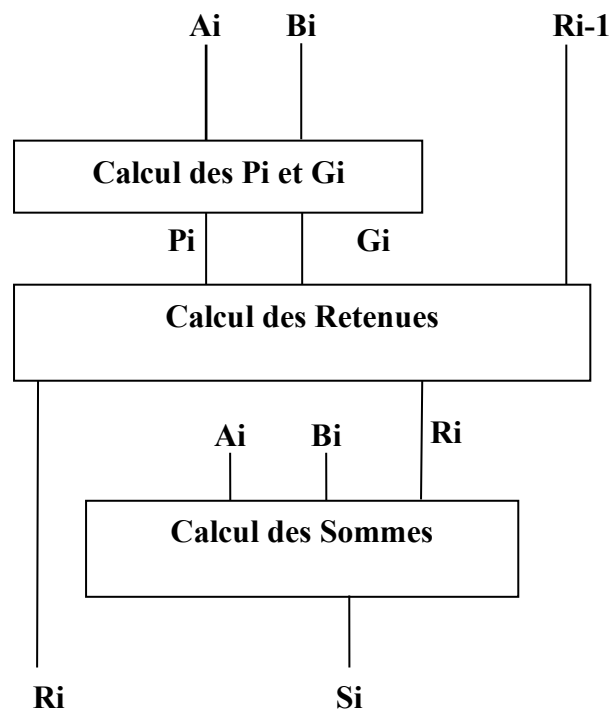
Séance 2 : Réalisation d'additionneur et d'additionneur-soustracteur

1. Terminer le travail de la séance 1 : réalisation d'additionneurs

1.1 Additionneur à retenue anticipée

Rappel de la structure générale (synoptique) complète de l'additionneur.

Nb : Le calcul des R_i est indépendant du calcul des S_i .



Cette méthode consiste à calculer toutes les retenues en parallèle directement à partir des données sans même calculer les sommes partielles.

Suggestion : calculer d'abord les retenues et après les sommes (afin de montrer qu'il n'y a pas de propagation de retenue.

Les temps de calcul de chaque étage sont tous égaux.

1.2 Comparaison des deux méthodes

⇒ On suppose que le passage d'un signal électrique dans une porte prend **10 nanosecondes (ns)**. On dit qu'un circuit travaille en **p.ns** si tous les signaux de sortie sont disponibles en un maximum de **p.ns**. (En comptant toutes les portes situées sur le trajet le plus long qui va de l'entrée à la sortie) On va Estimer le temps de travail d'un demi-additionneur, un additionneur complet, un additionneur de 4 bits ?

⇒ Pour cela on suppose que l'on dispose de portes **OU ET....** à deux entrées et que chacune travaille en **10ns**. On veut comparer le temps de travail des deux méthodes.

En combien de temps se fait le calcul des **Gi, Pi, Ri et Si** ?

En combien de temps travaille un additionneur complet pour les deux méthodes ?

En combien de temps travaille un additionneur de 4 bits ?

En déduire en combien de temps travaille un additionneur de 8 bits ?

Que devient ce temps si on dispose de portes **ET, OU** A trois, quatre.... entrées ?

⇒ Donner dans un tableau comparatif, les avantages et inconvénients de chaque méthode pour un additionneur de 4bits avec des portes à deux entées.

1.3 Réalisation d'un additionneur sur 8 bits.

Dans ce cas on utilise des additionneurs intégrés pour réaliser un additionneur de plus grande capacité.

On souhaite réaliser un additionneur de 8 bits en utilisant deux circuits **74LS83N**.

⇒ Comprendre le fonctionnement du circuit **74LS83N**, Faire le schéma et simuler sur Multism un additionneur de deux mots de huit bits. Valider par un enseignant.

2 Réalisation d'additionneur soustracteur

2.1 Réalisation d'un demi soustracteur de deux éléments binaires

Un demi soustracteur effectue la différence $S_i = B - A$ de deux éléments **A** et **B** avec éventuellement un report **R** (ou carri).

On rappelle que les nombres négatifs sont exprimés en complément à deux.

⇒ Etablir la table de vérité et les équations de ce **demi-soustracteur**, représenter le schéma et réaliser le sous-circuit.

2.2 Réalisation d'un soustracteur complet

Un soustracteur complet effectue la différence des trois variables d'entrée $S = B - (A + R_{n-1})$, la variable de sortie **R_n** est toujours un éventuel report.

⇒ Etablir la table de vérité du soustracteur complet.

Simplifier les équations par la méthode de Karnaugh (ou en utilisant le logiciel convertisseur). Faire le schéma de votre circuit en utilisant des portes **ET, OU, NON, OU Exclusif** (Dans la famille **74HCxx_4V**). Simuler sur multisim.

NB : utiliser les sous-circuits Valider par un enseignant.

2.3 Réalisation d'un additionneur-soustracteur complet

⇒ En utilisant un élément binaire supplémentaire **C** de sélection de la fonction (additionneur ou soustracteur : si **C=0** le circuit fonctionne comme un additionneur, si **C=1** le circuit fonctionne comme un soustracteur), faire le schéma et simuler votre circuit sur Multisim en utilisant des portes **ET, OU, NON, OU Exclusif**.... (dans la famille **74HCxx_4V**) .

2.4 Réalisation d'un additionneur-soustracteur de deux mots binaires de 4 bits.

⇒ Faire le schéma d'un additionneur soustracteur de 4 bits et simuler votre circuit sur Multisim. **Vous utiliserez comme sous circuit l'additionneur soustracteur complet** de la question précédente. Etablir un tableau représentant les nombres en complément à deux sur 4 bits pour vérifier vos résultats. Faire valider par un enseignant.

NB : Les chronogrammes doivent-être analysés et interprétés.....