

Projet Systèmes de Transmission

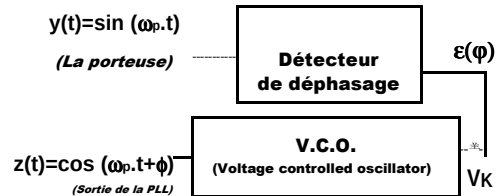
Réalisation d'une transmission série

NB : le TP3 est une introduction au projet. Il faut donc le revoir.

Au TP3, nous avons démodulé des signaux ASK et FSK au moyen d'une détection quadratique et on a vu la limite de Celle-ci pour le signal FSK. Nous allons utiliser maintenant une méthode très usitée dans les montages les plus divers : une démodulation à base d'une PLL (phase locked loop) ou boucle à verrouillage de phase. C'est aussi une détection synchrone.

La détection synchrone étudiée en TD et en TP

*impose la synthèse d'un signal de même fréquence et en phase avec la porteuse au niveau du récepteur. Une Boucle à verrouillage de phase (PLL) dont de schéma fonctionnel est représentée ci-contre, est un système qui permet d'assurer une relation angulaire constante entre son entrée $y(t)$ et sa sortie $z(t)$.
(ça répond parfaitement à ces conditions)*



La première partie est consacrée à la prise en main d'une PLL, son principe et sa composition. La deuxième partie traitera de la démodulation. Les conditions de déroulement d'une séance de projet sont toujours les mêmes.

NB : la PLL comportera donc un détecteur de phase, un filtre et un VCO.

Garder toujours les mêmes données du projet : voir le TP3. **Voir l'annexe1 en bas du sujet.**

I. DESCRIPTION ET PRINCIPE DE FONCTIONNEMENT D'UNE PLL.

DETECTION D'UN DEPHASAGE

Préparation1* Se reporter au schéma de la PLL (ci-dessus) et développer l'expression du produit $p(t) = y(t) \cdot z(t)$.
• Montrer qu'un filtrage particulier appliqué au produit $p(t)$ permet la détection du déphasage ϕ .
(Réalisation du détecteur de phase)

VERROUILLAGE DE PHASE

- Expliciter l'expression de l'erreur de phase $\varepsilon(\phi)$ en se plaçant dans l'approximation $\sin \alpha \approx \alpha$ pour $\alpha \ll 1$.

Préparation2* Le VCO étant le siège d'un signal FM, sa sortie $z(t) = \cos[\theta(t)]$ centrée autour de f_p , aura une fréquence instantanée qui s'écrit :

$$f(t) = \frac{1}{2\pi} \omega(t) = \frac{1}{2\pi} \frac{d\theta(t)}{dt} = \frac{1}{2\pi} \frac{d}{dt} [\omega_p \cdot t + \phi(t)] \quad \text{et nous avons par construction : } f(t) = f_p + \lambda \cdot V_K.$$

- Vérifier alors que l'équation horaire de $\phi(t)$ obéit à une équation différentielle de la forme : $\frac{d\phi(t)}{dt} = \mu \cdot \phi(t)$
- La convergence de la PLL ($d\phi/dt=0$) est donc assurée pour $\phi(t)=0$! Examiner la stabilité de cet état d'équilibre en fonction du signe de μ .

II. L'OSCILLATEUR COMMANDE EN TENSION (V.C.O.)

LINEARITE DE LA COMMANDE

Saisir un VCO (Comm/Signal_Sources/VCO_Real) dans une autre fenêtre de COMMSIM et procéder à son paramétrage comme cela est indiqué (fig.1).

Q1. **Mesurer à partir de son spectre**, la fréquence des oscillations pour une entrée de commande nulle : $V_K=0$.

I Refaire la même expérience pour $V_K=1\text{V}$ et $V_K=-1\text{V}$. **Commentaires ?**

I En déduire la linéarité de la fréquence de l'oscillateur en fonction de sa commande d'entrée V_K , de sa sensibilité λ (Hz/V) et de f_p .

ANGLE DE DEPART DU VCO

Q2. Mesurer le déphasage entre la sortie du vco et un signal sinusoïdal de même fréquence pour $V_K=0$ avec 'Initial_Phase (deg)' = 0. **Remarque ?**

Que se passe-t-il si 'Initial_Phase (deg)' = - 60 ? **Remarque ?**

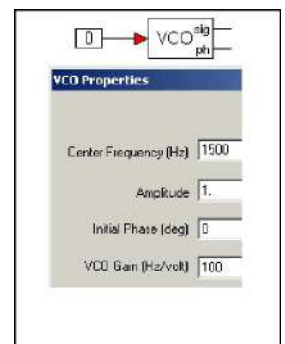


Figure 1 :
Paramétrage d'un VCO

III. UTILISATION D'UNE BOUCLE A VERROUILLAGE DE PHASE

ASSERVISSEMENT DE PHASE

Il s'agit ici de démoduler le signal FSK au moyen d'une boucle à verrouillage de phase. Il semble donc logique de centrer la fréquence du VCO sur :

$$\text{CenterFrequency} = \frac{f_0 + f_1}{2} = 1800\text{Hz}$$

Q3. Examinons donc rapidement un simple verrouillage à 1800Hz.

- Saisir une PLL (donc une boucle contenant : un multiplicateur, un filtre passe-bas et un VCO, voir figure1) avec un filtre d'ordre $n=1$ et de fréquence de coupure $f_c=10\text{Hz}$. Justifier le choix de ces différents paramètres

(Ordre et fréquence de coupure du filtre).

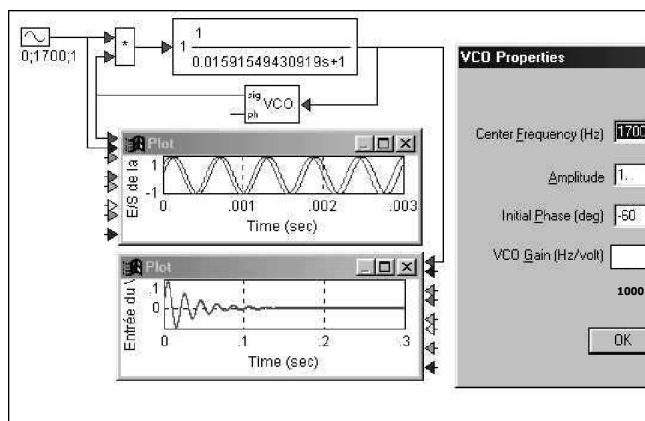


Figure 1 : Paramétrage de la boucle à verrouillage

- Relever les signaux de la fig.1 pour différentes valeurs du déphasage (Initial Phase) : -90° , -60° , -30° , 0° .
- On note V_K , la tension de commande du VCO. Justifier la valeur finale de V_K à l'issue de chaque simulation.
- Relever la valeur du déphasage entre le VCO et le signal d'entrée de la boucle à la fin de chaque simulation. Commentaires.

Variation DE FREQUENCE

Q4. Simuler la même PLL avec une entrée sinusoïdale à $f_0=2100\text{Hz}$ ($\neq \text{CenterFrequency}$).

- Commenter cette simulation et refaire la même expérience avec un filtre de fréquence de coupure $f_c=1500\text{Hz}$.
- Optimiser la convergence de la PLL en augmentant l'ordre du filtre.
- Relever et justifier la valeur finale de V_K . Commenter le spectre des différents signaux de la boucle à partir de l'instant où V_K a atteint sa valeur finale.
- Relever la valeur finale de V_K pour les fréquences indiquées ci-contre.
- Représenter graphiquement V_K en fonction de la fréquence du signal d'entrée et justifier le bon fonctionnement de la PLL.
- A quel endroit de ce circuit doit-on prélever la sortie «**démodulateur de fréquence**» ?

Validation1.

	V_K (time $\rightarrow \infty$)
2200	
2000	
1800	
1600	
1400	

IV DEMOIV. DEMODULATION AVEC UNE BOUCLE A VERROUILLAGE DE PHASE PLL

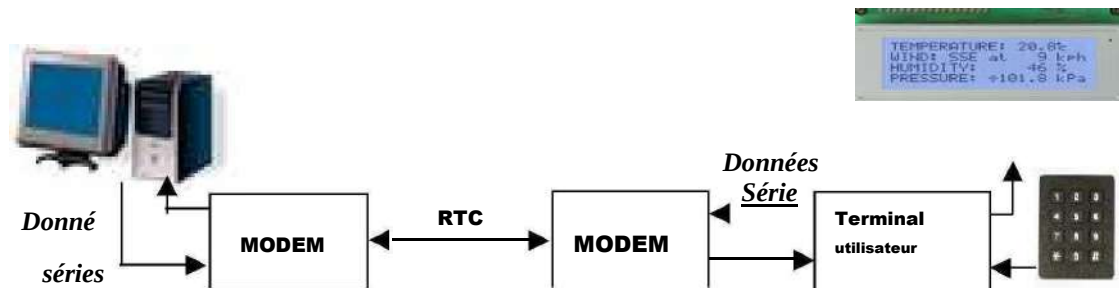
Q5. Simuler un démodulateur du signal FSK (voir TP3) au moyen d'une boucle à verrouillage de phase pour un débit égal à $D=120\text{b/s}$ puis pour $D=1200\text{b/s}$ comme indiqué par la recommandation V23. Préciser le choix de la fréquence ('de centrage') du VCO, la fréquence de coupure du filtre et son ordre ?

- Proposer, si possible, les améliorations nécessaires à une détection optimale.
- Expérimenter des débits supérieurs à 1200b/s . Commentaires.
- Validation2.

ANNEXE1

transmission série

Les élèves sont conduits à étudier les modems nécessaires à l'échange de données numériques entre un serveur et un terminal utilisateur. La transmission de mots de 8 bits encadrés par un bit de Start et un bit de stop doit obéir à un protocole série sans contrôle de parité et la liaison qui emprunte un réseau identique au réseau téléphonique câblé devrait s'inspirer de la norme V23 du CCITT. Ce type de liaison est le plus souvent utilisé pour des débits faibles ou moyens comme celui du minitel et ne convient plus lorsque la largeur de bande du canal est trop limitée.



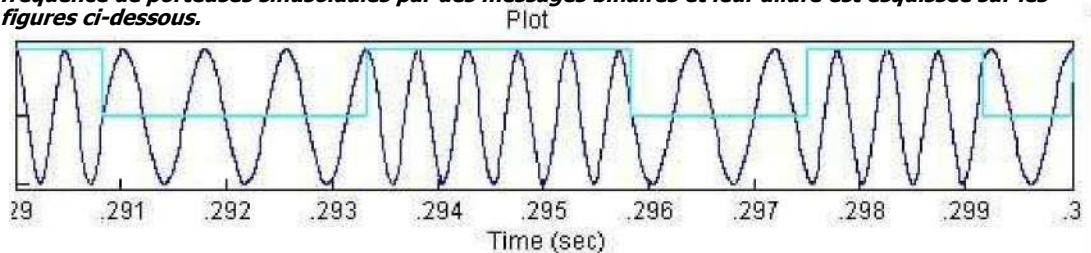
Les grandeurs techniques relatives à cette norme qui est adaptée à la transmission de données sur le RTC sont résumées ci-contre:

Liaison	Modulation	Porteuses	Débit
Montante : Retour	ASK	390 Hz	75bps
Descendante : PC Terminal	FSK2	$f_1=1300$ Hz $f_0=2100$ Hz	1200bps

Le signal utile est transporté par une porteuse (un signal sinusoïdale de fréquence élevé par rapport à la fréquence du signal utile). On utilise la modulation d'amplitude ASK ou la modulation de fréquence FSK. Les signaux ASK et FSK résultent respectivement de la modulation de l'amplitude et de la fréquence de porteuses sinusoïdales par des messages binaires et leur allure est esquissée sur les figures ci-dessous.

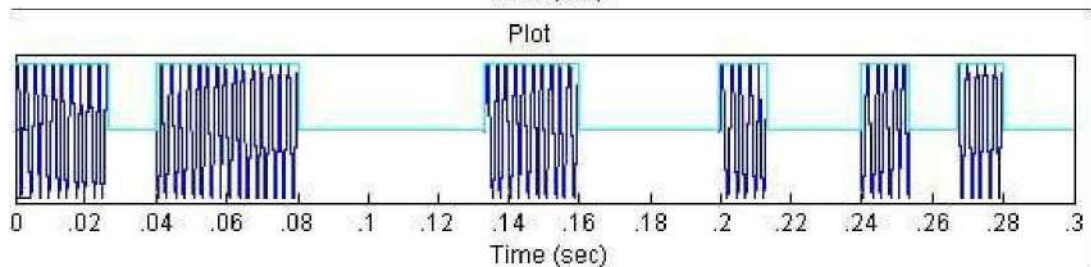
MODULATION DE FREQUENCE

Allure d'un signal FSK



MODULATION D'AMPLITUDE

Allure d'un signal ASK



Exemple :

Dans l'ASK : on attribue une amplitude A_{max} pour le 1 et A_{min} pour le 0 (ou inversement).

Dans la FSK : on attribue une fréquence f_{max} pour le 1 et f_{min} pour le 0.