

- Les bits TIE (Transmitt interrupt enable) et RIE (Receive interrupt enable) permettent d'activer ou non les interruptions provenant du SCI.
- TIE=1 : Interruption autorisée par le bit TDRE du registre d'état.
 - TIE=0 : Interruption par TDRE interdite.
 - RIE=1 : Interruption autorisée par le bit RDRF (RDRF =1).
 - RIE=0 : Interruption par RDRF interdite.

COMMUNICATIONS PAR LIAISON SERIE

- Q17. Le programme ci-contre montre une façon de communiquer avec le port série en mode polling (scrutation).
- Commenter ce programme et dresser son organigramme.
 - Noter la vitesse de la communication (cf. section 7 p-156 doc HC11E9) ainsi que la configuration du SCI en émission ou en réception.
 - Justifier le mode de fonctionnement en mode Polling.
 - Assembler et exécuter ce programme.
 - Sortir de la boucle infinie au moyen de la saisie d'un caractère au clavier. Noter le code associé à ce caractère et relever l'état de la mémoire à l'adresse \$2000.
 - Quel est l'inconvénient de ce mode de programmation ? **Validation**

- Q18. S'inspirer du code ci-dessous pour modifier ce programme de manière à fonctionner en interruption.
- Noter d'abord l'adresse du vecteur d'interruption du SCI.
 - Assembler et exécuter ce programme.
 - Sortir de la boucle infinie au moyen de la saisie d'un caractère au clavier. Noter le code associé à ce caractère et relever l'état de la mémoire à l'adresse \$2000.
 - Que remarquez-vous quant au bon fonctionnement de ce programme ?

Q19. **Bonus** : adapter ce programme pour lancer un affichage sur le LCD après la saisie d'un caractère sur le clavier.

Que remarquez-vous ?

BAUD	equ	\$102b
SCDR	equ	\$102f
SCSR	equ	\$102e
SCCR1	equ	\$102c
SCCR2	equ	\$102d
	org	\$2200
	clr	SCCR1
	ldaa	#\$30
	staa	BAUD
	ldab	#\$0C
	stab	SCCR2
	clr	\$2000
loop	ldaa	SCSR
	anda	#\$20
	beq	loop
	ldaa	SCDR
	staa	\$2000
	rts	

BAUD	equ	\$102b
SCDR	equ	\$102f
SCSR	equ	\$102e
SCCR1	equ	\$102c
SCCR2	equ	\$102d
	org	\$2200
	sei	
	clr	SCCR1
	clr	SCSR
	ldaa	#\$30
	staa	BAUD
	ldaa	#\$2C
	staa	
	clr	\$2000
	cli	
loop	bra	loop
issprog	clr	SCSR
	ldab	SCDR
	stab	\$2000
	rti	

MASQUAGE ET SIGNALISATION - I

Les résultats de comparaisons entre le TCNT et les TOCx ainsi que l'arrivée de fronts actifs sur les entrées PA0, PA1 et PA2, marqués par un 1 ou un 0, sont consignés dans un registre de signalisation, le TFLG1 (Timer Flag Register 1). Le registre TMSK1 (Timer Mask Register) permet à son tour d'inhiber ou non, une requête d'interruption du programme qui occupe le processeur.

Autrement dit :

- ICxi=1 : Interruption autorisée suite à l'enregistrement d'un front actif par ICxF.
- ICxi=0 : Interruption défendue même après l'enregistrement d'un front actif par ICxF.

TMSK1 \$1022	OC1i	OC3i	OC4i	O5i I4i	IC1i	IC2i	IC3i				O5F I4F	IC1F	IC2F		TFLG1 \$1023
	Autorisations des interrups. par OCxF				. interrups. ICxF			Si TOCx = TCNT Alors OcxF=1			Enregistrement des fronts actifs				

Un examen rapide du schéma fonctionnel du timer (page 3) nous conduit aussi à noter que :

- IC3F signale l'arrivée d'un front actif sur PA0 en mémorisant l'état du TCNT sur TIC3.
- IC2F signale l'arrivée d'un front actif sur PA1 en mémorisant l'état du TCNT sur TIC2.
- IC1F signale l'arrivée d'un front actif sur PA2 en mémorisant l'état du TCNT sur TIC1.

Le bit O5F/I4F de TFLG configure les adresses 101E-101F en TIC4 ou en TOC5. Dans le cas d'une programmation en registre de capture, le bit O5F/I4F indiquera la présence d'un front actif sur PA3 en mémorisant l'état du TCNT sur TIC4/TOC5.

TIC4/TOC5 Registre 16b	15			B12			B9	B8	B7	B6	B5	B4	B3	B2	B1	B0	Adresse : \$101E-101F
	MSB à l'adresse 101E								LSB à l'adresse 101F								

MASQUAGE ET SIGNALISATION - II

A partir d'un RESET, le compteur TCNT s'incrémente de \$0000 à \$FFFF et repasse par \$0000 en mettant un bit de dépassement à 1. Ce bit de dépassement que nous désignons par TOF (Timer Overflow Flag) est consigné dans le registre TFLG2 à l'adresse \$1025 de la mémoire.

TMSK2 \$1024	TOI					PR1	PR0									TFLG2 \$1025
	Autorisation des interruptions par TOF					Division horloge		Débordement du TCNT								

La vitesse d'incrémement du compteur TCNT est quantifiée sur 4 niveaux et peut être programmée au moyen des bits PR0 et PR1 du registre TMSK2 comme cela est résumé sur le tableau ci-contre. Le bit de poids fort de ce registre, le TOI (Timer Overflow Interrupt Enable Bit) autorise l'interruption du programme qui occupe le CPU par le TOF.

PR1	PR0	Division de E-clock	Cycle TCNT	Cycle Overflow
0	0	1 (2MHz)	500 ns	32,77 ms
0	1	4 (500 kHz)	2 Ps	131,07 ms
1	0	8 (250 kHz)	4 Ps	262,14 ms
1	1	16 (125 kHz)	8 Ps	524,29 ms

Attention : L'écriture sur TMSK2 n'est possible que durant 64 cycles du CPU après un RESET.

VECTEURS D'INTERRUPTION

Les vecteurs d'interruptions en rapport avec la minuterie sont encadrés ci-contre sur les données fournies par le constructeur.

Chaque vecteur possède 3 coordonnées qui sont des adresses consécutives de un octet (V1, V2, V3) dans la mémoire. Toute requête d'interruption pointe le programme à l'adresse V1.

Par conséquent, suite à une requête extérieure, l'appel d'un sous-programme peut être simplement réalisé en chargeant le code d'un saut (JMP) à l'adresse V1 et l'adresse du sous-programme en V2 (MSB) et en V3 (LSB).

Interrupt Vector Jump Table	
INTERRUPT VECTOR	FIELD
Serial communications Interface (SCI)	\$00C4-\$00C6
Serial Peripheral Interface (SPI)	\$00C7-\$00C9
Pulse Accumulator Input Edge	\$00CA-\$00CC
Timer Overflow	\$00D0-\$00D2
Timer Output Compare 5	\$00D3-\$00D5
Timer Output Compare 4	\$00D6-\$00D8
Timer Output Compare 3	\$00D9-\$00DB
Timer Output Compare 2	\$00DC-\$00DE
Timer Output Compare 1	\$00DF-\$00E1
Timer Input Capture 3	\$00E2-\$00E4
Timer Input Capture 2	\$00E5-\$00E7
Timer Input Capture 1	\$00E8-\$00EA
IRQ	\$00EE-\$00F0
XIRQ	\$00F1-\$00F3
Software Interrupt (SWI)	\$00F4-\$00F6
Illegal Opcode	\$00F7-\$00F9
Computer Operating Properly (COP)	\$00FA-\$00FC
Clock Monitor	\$00FD-\$00FF

To use vectors specified in the table, the user must insert a jump extended opcode in the byte field of the vector required. For example, for the IRQ vector, the following is performed:

- Place \$7E (JMP) at location \$00EE.
- Place IRQ service routine address at locations \$00EF and \$00F0

```
$00EE 7E 80 00 JMP IRQ SERVICE
```

**Table des vecteurs d'interruption du 68HC11E9:
Extrait de la documentation de Buffalo**

