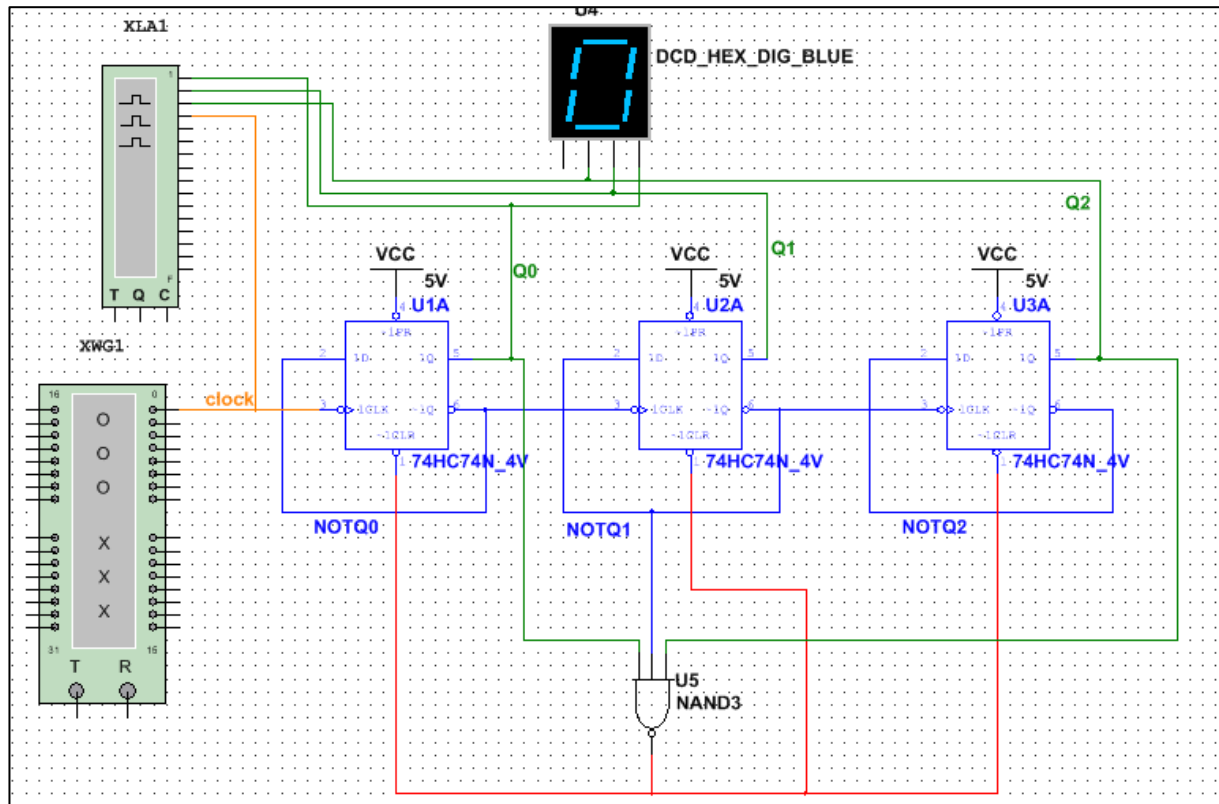


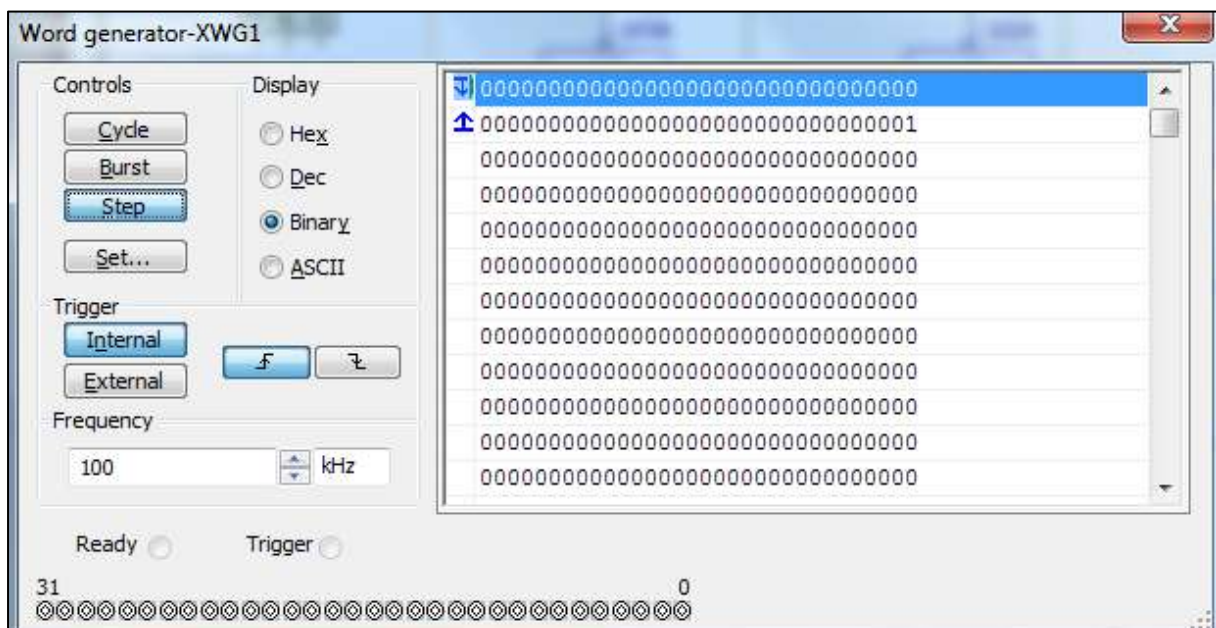
Systèmes numériques
TPN – Sujet 2

1.

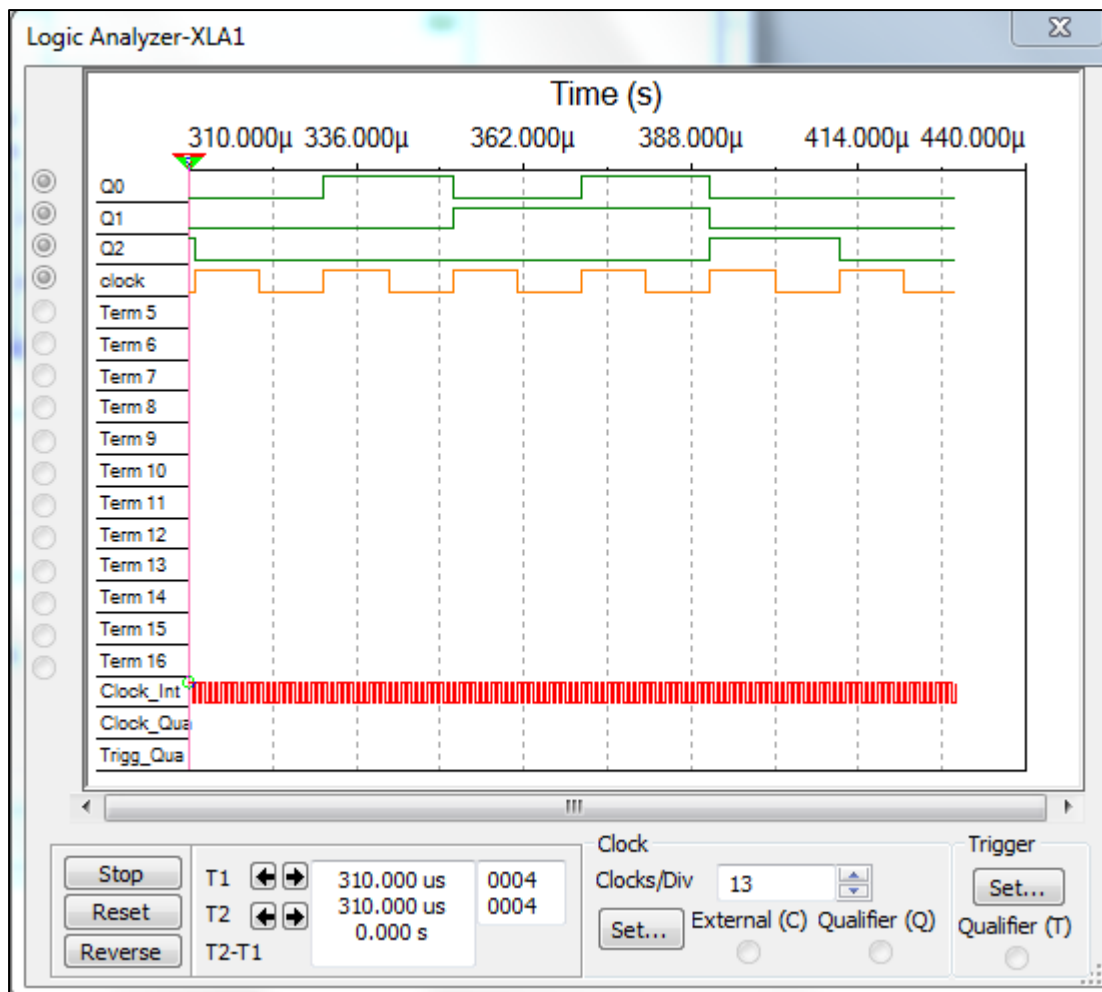
On réalise le circuit du sujet en y ajoutant un Logic Analyzer et un afficheur hexadécimal :



L'horloge (en orange) fonctionne via le Word Generator configuré comme ceci :



On analyse le cycle de fonctionnement du circuit via le Logic Analyser (cadencé à 1MHz) :



2.

En observant le chronogramme ci-dessus, on remarque que le circuit compte jusqu'à 4 avant de recommencer à partir de 0. L'observation de l'afficheur hexadécimal confirme ceci. Il s'agit donc d'un compteur modulo 5.

Nous pouvons également préciser que du fait de l'utilisation de trois bascules, il s'agit d'un compteur 8bits (2^3) modulo 5.

Tout au long du comptage jusque 4, la sortie de la porte NAND vaut 1. Les entrées NOT_CLR des bascules sont donc à 1, et le compteur continue de compter normalement. Mais lorsque l'on arrive à 5, les sorties Q des bascules sont :

$$Q_0 = 1$$

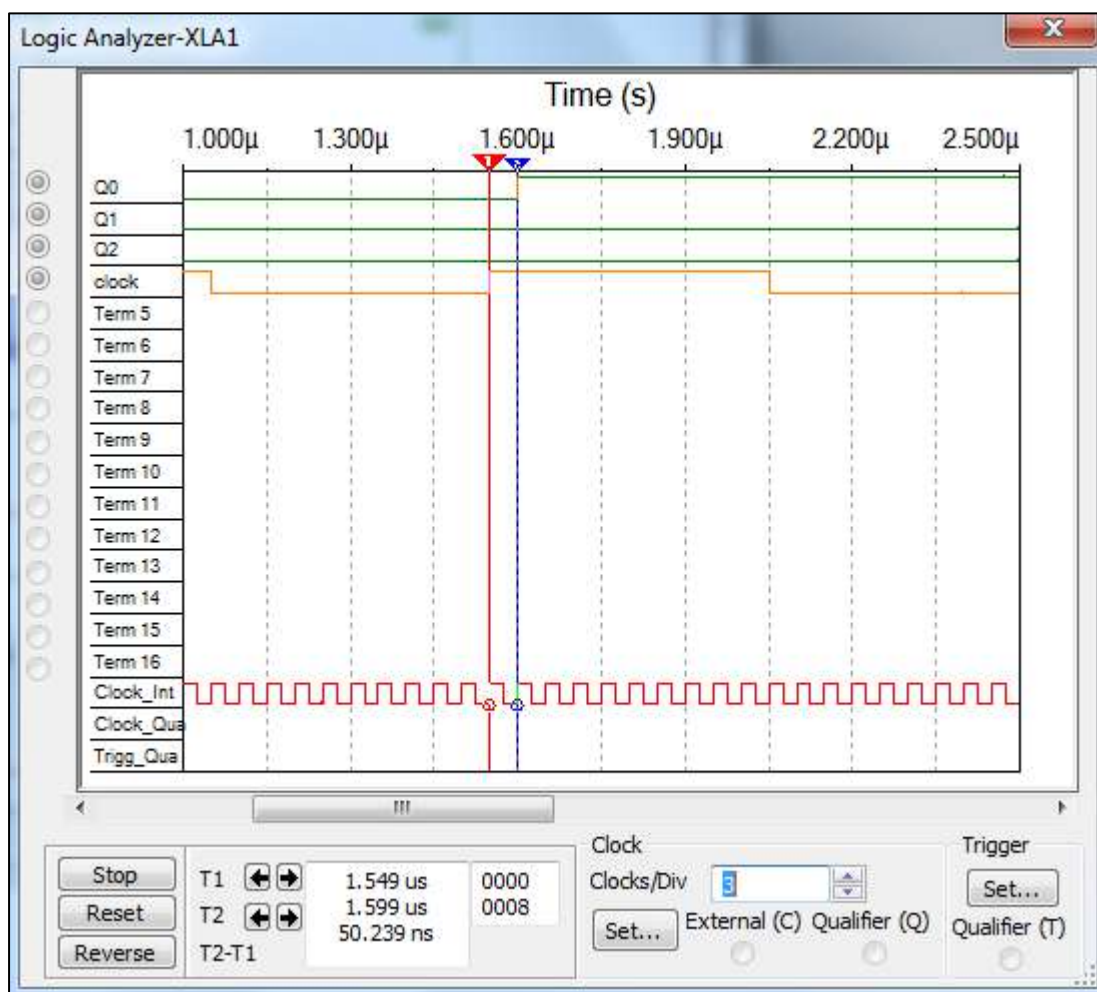
$$Q_1 = 0$$

$$Q_2 = 1$$

Or les entrées de la porte NAND sont Q_0 , $\text{NOT}Q_1$, et Q_2 , soit alors 1, 1, et 1. Par conséquent, la sortie de la porte NAND vaut alors 0. Cette valeur 0 entrant dans les entrées NOT_CLR des trois bascules, celles-ci se réinitialisent, et on recommence alors le comptage à partir de 0.

3.

On règle maintenant le Word Generator sur 2MHz et le Logic Analyzer sur 20MHz. On génère alors le chronogramme sur ce dernier, et on voit apparaître un décalage entre l'horloge et les sorties des bascules. On mesure alors ce décalage à l'aide des marqueurs (des curseurs) à notre disposition :



Par exemple, sur ce visuel, on mesure un décalage de 50ns entre l'horloge et la sortie Q_0 . En procédant de la même manière, on observe un décalage de 100ns entre l'horloge et la sortie Q_1 , et un décalage de 150ns entre l'horloge et la sortie Q_2 . On remarque ainsi qu'à chaque bascule, les décalages se cumulent.

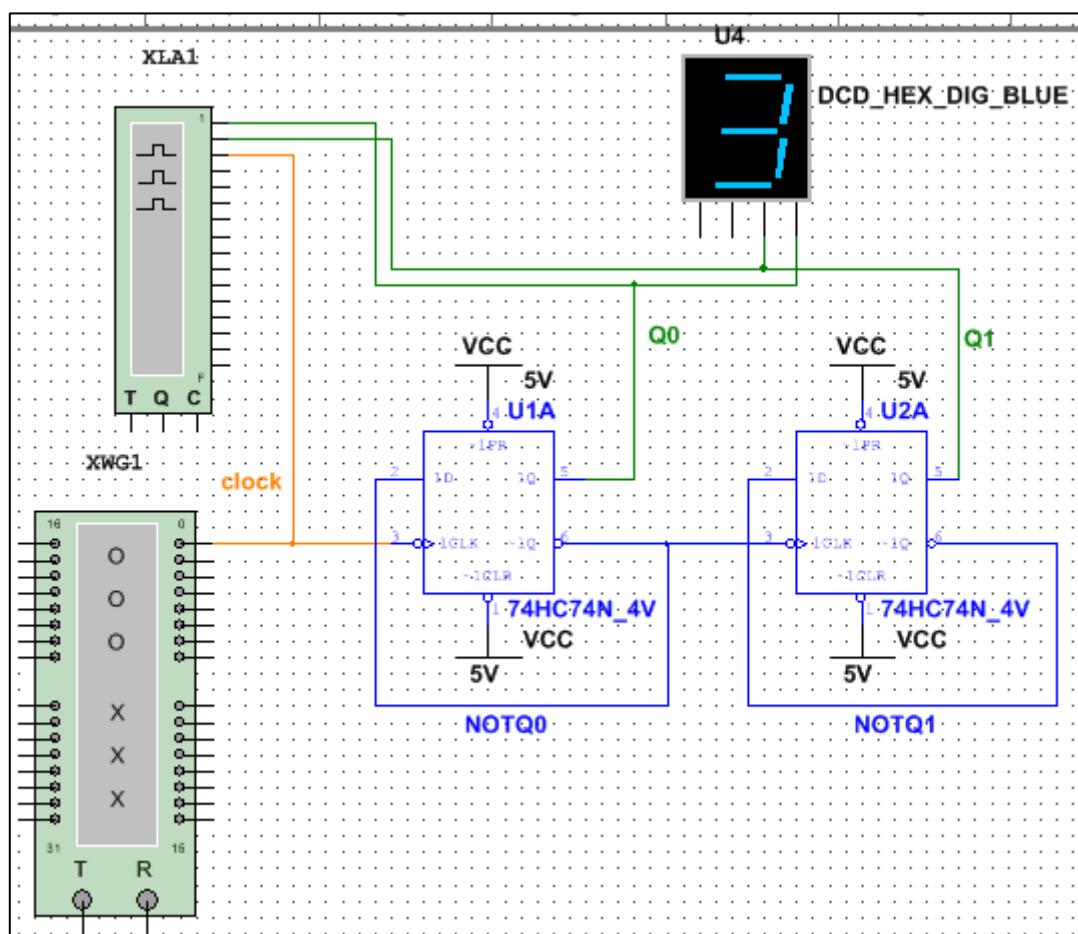
Cette cumulation dans les décalages nous permet d'affirmer le fonctionnement asynchrone de ce circuit (l'horloge d'une bascule dépend d'une sortie de la précédente bascule). De plus, on en déduit un temps de propagation de 50ns pour chaque bascule.

4.

On cherche à présent à réaliser un compteur binaire asynchrone modulo 4. Puisque nous avons déjà un compteur asynchrone, on garde les mêmes bascules et le même fonctionnement d'horloge (l'entrée horloge d'une bascule dépend d'une sortie de la précédente bascule).

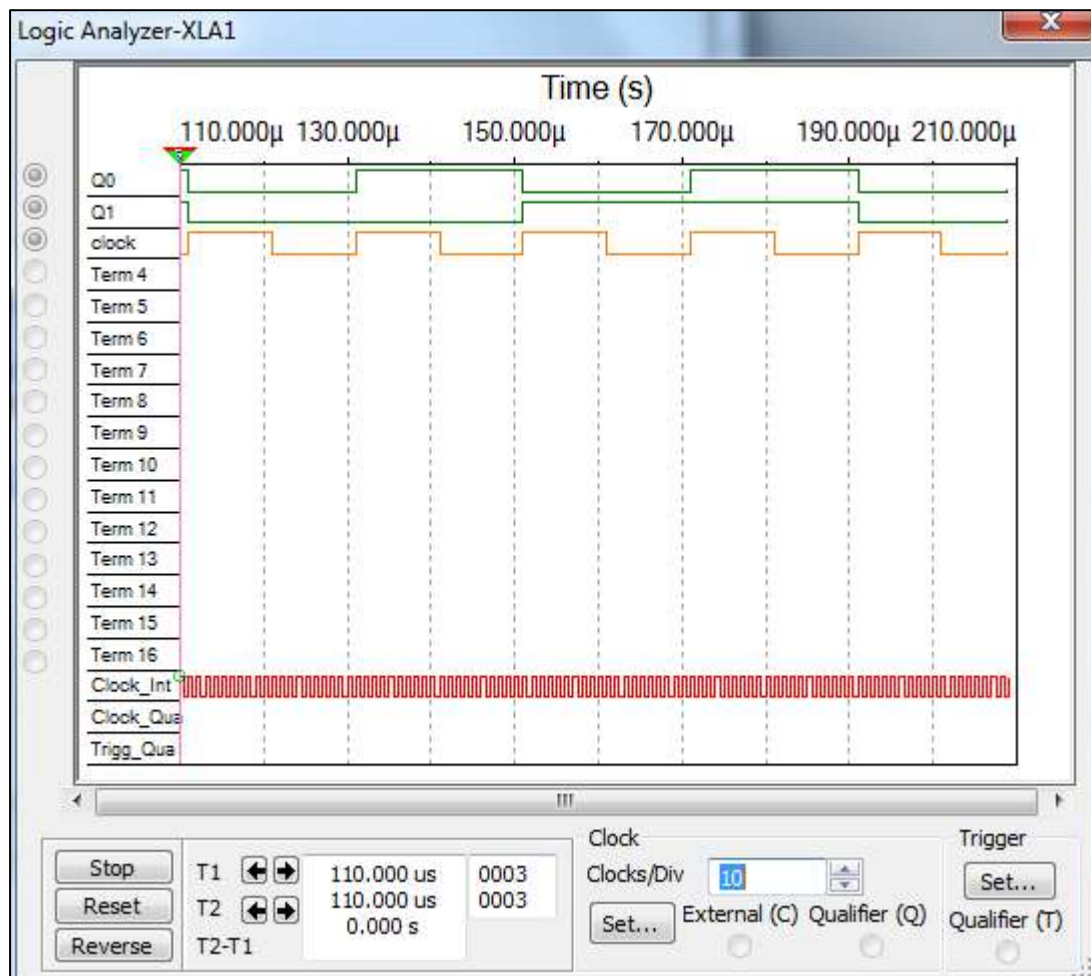
Un compteur modulo 4 effectue le comptage suivant : 0 – 1 – 2 – 3 puis il recommence à partir de 0. Ainsi, non seulement nous n'avons besoin que de deux bascules (compteur 4bits), mais en plus il n'y a plus besoin de porte logique branchée sur les entrées NOT_CLR des bascules.

On obtient ainsi le circuit suivant :



Pour le simuler, on retourne aux configurations initiales pour plus de visibilité : Word Generator cadencé à 100kHz, et Logic Analyzer à 1MHz.

En observant l'afficheur hexadécimal, on remarque que l'on a bien un compteur modulo 4 : le circuit compte jusqu'à 3, puis recommence à partir de 0. Vérifions à présent le chronogramme obtenu sur le Logic Analyzer :



On obtient alors les mêmes observations.

On a donc bien un compteur binaire asynchrone modulo 4.